

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11281747 A**

(43) Date of publication of application: **15 . 10 . 99**

(51) Int. Cl

G01T 1/24
G01T 1/161
H01L 31/09

(21) Application number: **10081843**

(71) Applicant: **TOSHIBA CORP**

(22) Date of filing: **27 . 03 . 98**

(72) Inventor: **YAMAKAWA TSUTOMU**

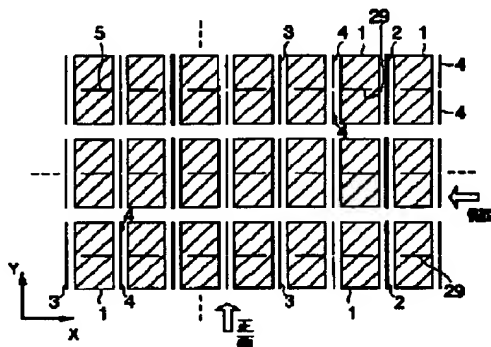
(54) **SEMICONDUCTOR RADIATION DETECTOR**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor radiation detector the cell density of which can be improved by leaps and bounds, by reducing the dead space among cells.

SOLUTION: A semiconductor radiation detector is constituted in such a way that bias electrodes 2 and 3 and signal electrodes 4 are arranged against a plurality of semiconductor cells for detecting radiation arranged in the X- direction, so that the electrodes 4 may be shared by their adjacent paired semiconductor cells 1, and relatively low and high bias voltages may be impressed respectively upon the bias electrodes 2 and 3.

COPYRIGHT: (C)1999,JPO



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-281747

(43)公開日 平成11年(1999)10月15日

(51)Int.Cl.⁶
G 0 1 T 1/24
1/161
H 0 1 L 31/09

識別記号

F I
G 0 1 T 1/24
1/161 C
H 0 1 L 31/00 A

審査請求 未請求 請求項の数20 O L (全 11 頁)

(21)出願番号 特願平10-81843

(22)出願日 平成10年(1998)3月27日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 山河 勉

栃木県大田原市下石上1385番の1 株式会
社東芝那須工場内

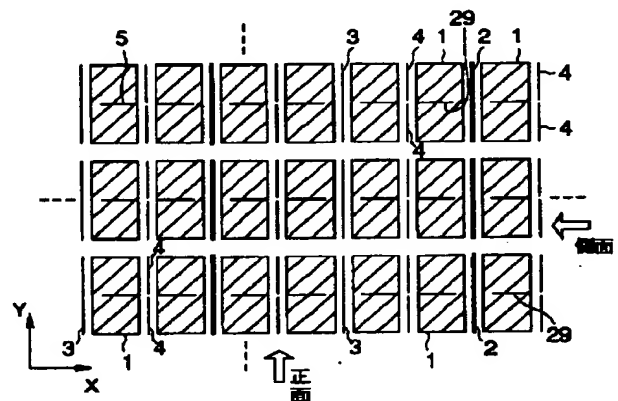
(74)代理人 弁理士 鈴江 武彦 (外6名)

(54)【発明の名称】 放射線半導体検出器

(57)【要約】

【課題】本発明の目的は、セル間のデッドスペースを減らし、セル密度を飛躍的に向上し得る放射線半導体検出器を提供することにある。

【解決手段】本発明による放射線半導体検出器は、X方向に沿って配列された放射線検出用の複数の半導体セル1各々に対してバイアス電極2、3と信号電極4とを、信号電極4が隣り合うペアの半導体セル1で共有されるように配置し、バイアス電極2には比較的低いバイアス電圧を印加し、バイアス電極3には比較的高いバイアス電圧を印加するように構成されている。



【特許請求の範囲】

【請求項 1】 所定方向に沿って配列された放射線検出用の複数の半導体セル各々に対してバイアス電極と信号電極とを、前記信号電極が隣り合うペアの半導体セルで共有されるように配置し、前記バイアス電極には配列方向に沿って第 1 のバイアス電圧と第 2 のバイアス電圧を交互に印加するように構成したことを特徴とする放射線半導体検出器。

【請求項 2】 所定方向に沿って配列された放射線検出用の複数の半導体セル各々に対してバイアス電極と信号電極とを、前記信号電極が前記半導体セルに対して個別に設けられ、且つ前記バイアス電極が隣り合うペアの半導体セルで共有されるように配置したことを特徴とする放射線半導体検出器。

【請求項 3】 前記信号電極を共有する隣り合うペアの半導体セルに印加されるバイアス電圧の相違によるチャージアップのチャージアップに要する時間差に基づいて、前記隣り合うペアの半導体セルのいずれに放射線が入射したかを判別するように構成したことを特徴とする請求項 1 記載の放射線半導体検出器。

【請求項 4】 一つの半導体セルで複数チャンネルを構成するように、前記信号電極を複数の電極で構成したことを特徴とする請求項 1 又は 2 記載の放射線半導体検出器。

【請求項 5】 前記一つの半導体セルの前記電極間にイオン注入により絶縁層を構成したことを特徴とする請求項 4 記載の放射線半導体検出器。

【請求項 6】 前記半導体セルは、前記信号電極の電極間に絶縁用の溝を有することを特徴とする請求項 4 記載の放射線半導体検出器。

【請求項 7】 前記半導体セルと前記バイアス電極と前記信号電極との配列のパラツキを吸収するために、前記バイアス電極と前記信号電極とを導電性接着剤で前記半導体セルに接着したことを特徴とする請求項 1 又は 2 記載の放射線半導体検出器。

【請求項 8】 前記半導体セルに対して個別に設けられた隣り合う信号電極を絶縁性接着剤で接着したことを特徴とする請求項 2 記載の放射線半導体検出器。

【請求項 9】 前記半導体セルと前記バイアス電極と前記信号電極との配列構造で 2 次元アレイを構成したことを特徴とする請求項 1 又は 2 記載の放射線半導体検出器。

【請求項 10】 前記半導体セルを一行に配列したモジュール構造を複数使って前記 2 次元アレイを構成したことを特徴とする請求項 9 記載の放射線半導体検出器。

【請求項 11】 前記バイアス電極は前記所定方向に直交する方向に関して複数の半導体セルをまたいで共有されていることを特徴とする請求項 9 記載の放射線半導体検出器。

【請求項 12】 前記半導体セルと前記バイアス電極と前記信号電極との配列構造の下に少なくともこの配列構造

から突出しない大きさにプリアンブアレイ基板を配置したことを特徴とする請求項 1 又は 2 記載の放射線半導体検出器。

【請求項 13】 前記半導体セルの配列構造に対して、その支持柱を兼用するヒートパイプを介して冷却手段を設けたことを特徴とする請求項 1 又は 2 記載の放射線半導体検出器。

【請求項 14】 前記第 1 のバイアス電圧の供給層と前記第 2 のバイアス電圧の供給層とを、前記半導体セルの放射線が入射してくる前面側と背面側とに分化したことを特徴とする請求項 1 又は 2 記載の放射線半導体検出器。

【請求項 15】 請求項 1 又は 2 の放射線半導体検出器を装備したことを特徴とする X 線コンピュータ断層撮影装置。

【請求項 16】 信号電極と、前記信号電極に電気的に接続され、前記信号電極を挟むように構成された第 1 及び第 2 半導体部材と、前記第 1 及び第 2 半導体部材に電気的に接続され、前記第 1 及び第 2 半導体部材を挟むように構成された第 1 及び第 2 のバイアス電極と、前記第 1 のバイアス電極と前記第 2 のバイアス電極とに異なるバイアス電圧を印加するバイアス電圧供給手段とを具備したことを特徴とする放射線半導体検出器。

【請求項 17】 絶縁層を挟むように配置された第 1 及び第 2 の信号電極と、前記第 1 及び第 2 の信号電極に電気的に接続され、前記第 1 及び第 2 の信号電極を挟むように構成された第 1 及び第 2 半導体部材と、前記第 1 及び第 2 半導体部材に電気的に接続され、前記第 1 及び第 2 半導体部材を挟むように構成された第 1 及び第 2 のバイアス電極と、前記第 1 のバイアス電極と前記第 2 のバイアス電極とにバイアス電圧を印加するバイアス電圧供給手段とを具備したことを特徴とする放射線半導体検出器。

【請求項 18】 請求項 1、2、16、又は 17 の放射線半導体検出器を装備したことを特徴とする PET と SPECT との少なくとも一方の機能を備えた核医学診断装置。

【請求項 19】 請求項 1 又は 16 の放射線半導体検出器を装備したことを特徴とする PET と SPECT との少なくとも一方の機能を備えた核医学診断装置であって、前記信号電極から出力される信号の立ち上がり時間に基づいて、バイアス電圧が低い側の半導体部材と、バイアス電圧が高い側の半導体部材とのいずれに放射線が入射したかを判定する手段を備えたことを特徴とする核医学診断装置。

【請求項 20】 請求項 1 又は 16 の放射線半導体検出器を装備したことを特徴とする PET と SPECT との少なくとも一方の機能を備えた核医学診断装置であって、前記第 1 のバイアス電極と前記第 2 のバイアス電極それ

それに印加するバイアス電圧を、比較的高い電圧と比較的高い電圧とに定期的に切り替える電圧切り替え手段を備えたことを特徴とする核医学診断装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ガンマカメラ等に装備される放射線半導体検出器に関する。

【0002】

【従来の技術】 例えば、ガンマカメラにおいては、放射線検出器は、被検体に注入された放射線同位元素（R1）からのガンマ線を検出する最前線の最も重要な構成要素の一つであり、この性能がカメラ全体の空間分解能やエネルギー分解能、さらには計数特性等の性能を左右するといっても過言ではない。

【0003】 現在、主流を占めているのは、シンチレーション型検出器であり、これは周知の通り、ガンマ線の入射によりシンチレータ（蛍光体）で発生した光を、その背面に稠密に配列された複数の光電子増倍管（PMT）又はホトダイオードアレイで検出する構造になっており、非常に大型で重いばかりでなく、エネルギー分解能も低いものであった。

【0004】 これに対して、近年脚光を浴びているのが、半導体検出器であり、これはガンマ線を直接的に検出するので、ガンマ線—光—電気という２段階の変換過程を経る従来のシンチレーション型検出器よりも電気信号への変換効率が高く、しかも半導体セルでガンマ線を個別に検出できるので、エネルギー分解能や計数能力が著しく向上するものと期待されている。

【0005】 この半導体検出器の構造及び検出の仕組みとしては、周知の通り、例えば、CdTe（テルル化カドミウム）といった化合物半導体に電極が形成され、その両面電極にバイアス電極板と信号電極板とを貼り合わせてなり、このような構造に対して、バイアス電圧を印加した状態で、ガンマ線が入射すると、電子と正孔の対が多数発生し、それぞれが正電極と負電極に移動する際に誘導される誘導電荷が正電極側に設置されるチャージアンプに蓄積され、これがエネルギーに比例した信号として出力される。

【0006】 素子の構造としては、表面と裏面にバイアス電極と信号電極をそれぞれ形成し、縦横に素子分離して２次元的なアレイを形作り、バイアス電極を通過して入射してきたガンマ線を検出するように構成したものが多く、またガンマ線を吸収する方向の距離を十分長くでき、しかもセル密度（空間分解能）を高くできるように、半導体セルをガンマ線の入射方向に略平行に縦置きにしてアレイ状に配列した構造が考えられている。

【0007】 しかし、このような縦置きタイプでは、１枚板を素子分離によりアレイ構造を形作る従来の横置きタイプに比べて、物理的にバラバラのセルを配列するためにその配列精度が低下し、つまりモジュール間やモジ

ュール内のセル間のデッドスペースの大きさに不均一があつて、独特のアーチファクトを生む等の問題が合った。さらには、隣り合うセル間には電極層や絶縁層等を挟む必要があり、さらには上記不均一を調整するための余裕を設けるためにも、セル間のデッドスペースをある程度大きくとる必要があつたので、セル密度の向上には限界があつた。

【0008】

【発明が解決しようとする課題】 本発明の目的は、セル間のデッドスペースを減らし、セル密度を飛躍的に向上し得る放射線半導体検出器を提供することにある。

【0009】

【課題を解決するための手段】 本発明による放射線半導体検出器は、請求項１に記載のように、所定方向に沿って配列された放射線検出用の複数の半導体セル各々に対してバイアス電極と信号電極とを、信号電極が隣り合うペアの半導体セルで共有されるように配置し、前記バイアス電極には配列方向に沿って第１のバイアス電圧と第２のバイアス電圧を交互に印加するように構成したことを特徴としている。

【0010】 また、本発明による放射線半導体検出器は、請求項２に記載のように、所定方向に沿って配列された放射線検出用の複数の半導体セル各々に対してバイアス電極と信号電極とを、前記信号電極が前記半導体セルに対して個別に設けられ、且つ前記バイアス電極が隣り合うペアの半導体セルで共有されるように配置したことを特徴としている。

（作用） 請求項１や２に記載の本発明によると、半導体セルを放射線の入射方向に略平行に縦置きに配置しているので、放射線を吸収する方向の距離を十分長くしてエネルギー分解能や計数能力を向上させることができ、しかもセル密度（空間分解能）を高くすることができる。

【0011】 しかも、請求項１では、信号電極を隣り合うペアの半導体セルで共有させ、請求項２でも、バイアス電極を隣り合うペアの半導体セルで共有させているので、セル各々の両面にバイアス電極と信号電極とを形成して、全てのセル間にバイアス電極と信号電極とが必要とされるような単純な縦置きタイプの従来よりも、セル間の間隔、つまりデッドスペースを減らすことができ、その分、セル密度（空間分解能）を高く（短く）することができ、また不感帯の存在による感度劣化を防ぐことができる。

【0012】 しかも、請求項１では、信号電極を隣り合うペアの半導体セルで共有させ、請求項２でも、バイアス電極を隣り合うペアの半導体セルで共有させているので、セル各々の両面にバイアス電極と信号電極とを形成して、全てのセル間にバイアス電極と信号電極との両方が必要とされるような単純な縦置きタイプの従来よりも、セル間の間隔、つまりデッドスペースを減らすことができ、その分、セル密度（空間分解能）を飛躍的に高

くすることができ、また不感帯の存在による感度劣化を防ぐことができる。

【0013】なお、請求項2では、信号電極は半導体セル毎に個別に設けているので、隣り合う半導体セル間で信号の混信は生じないが、請求項1では、バイアス電極と共に、信号電極をも共有させているので、隣り合う半導体セルのいずれに放射線が入射したのかを判別しなければならない。この判別は、次のように実現され得る。バイアス電極には配列方向に沿って第1のバイアス電圧と第2のバイアス電圧が交互に印加される。つまり、信号電極を共有する隣り合う半導体セルの一方には第1のバイアス電圧が、また他方には第2のバイアス電圧が印加されるので、チャージアップ時間に差が生じる。バイアス電圧が高いほど、このチャージアップ時間は速くなる。従って、このチャージアップ時間から、隣り合う半導体セルのいずれに放射線が入射したのかを判別することができるのである。

【0014】

【発明の実施の形態】以下、図面を参照して、本発明の放射線半導体検出器を好ましい実施形態により詳細に説明する。なお、ここでは被検体に投与された放射性同位元素(RI)の体内分布をプレーナ像、SPECT像、PET像として映像化する核医学診断装置(ガンマカメラ)に装備される放射線半導体検出器として説明するが、放射線半導体検出器の適用はこのガンマカメラに限定されることはなく、X線コンピュータ断層撮影装置(俗称ではCTスキャナ)や、その他の例えば非破壊検査等の分野で合ってもよい。

【0015】図1には本実施形態による放射線半導体検出器の平面図を示し、図2には図1の一部分の拡大模式図、図3(a)には図2の正面図、図3(b)には図2の側面図である。被検体内のRIから放射されたガンマ線を電気信号として直接的に検出することの可能な例えばCdTe(テルル化カドミウム)といった化合物半導体の半導体セル1の2次元アレイは、マザーボード11の上に、半導体セル1の1次元アレイを構成する複数のモジュール15を実装することにより形成している。

【0016】半導体セル1各々には、バイアス電極2(又は3)と、信号電極4とが1つずつ対応されるが、これらバイアス電極2、3と信号電極4は、モジュール15内でX方向に関して隣り合うペアの半導体セル1の間で共有されるように、セル間に1つずつ挿入され、導電性接着剤27で接着される。

【0017】すなわち、信号取りだし側の面を向かい合わせで、また逆バイアスをかけるために負電圧の印加を受ける面を向かい合わせになるように、交互に向きを変えて複数の半導体セル1をX方向に沿って一列に配列し、信号取り出し側の間に信号電極4を挿入し、負電圧印加側の間にX方向に沿って交互にバイアス電極2と3を挿入するものである。

【0018】なお、図4(a)に示すように、セル1と電極2、3、4は、予め実装のために表面が凸凹に形成されている位置決め用の基板71上に実装されるが、この基板71を使っても、セル1と電極2、3、4との配列の間隔にバラツキが生じることは実際上避けられないが、このバラツキを、バイアス電極2、3や信号電極4をセル1に接着する導電性接着剤27の厚みを調整することにより、吸収することができる。

【0019】ここで構造的には似通っているにもかかわらず、バイアス電極を符号2と3とで区別しているのは、各々に印加するバイアス電圧が相違するためである。つまり、一方のバイアス電極2にはバイアス電圧HV1が印加され、他方のバイアス電極3にはバイアス電圧HV2が印加されるものである。バイアス電圧HV1、HV2は共に負電圧であり、 $|HV1| > |HV2|$ である。バイアス電極2と3は、X方向に関して、交互に設けられていて、信号電極4を共有するX方向に関して隣り合う半導体セル1に異なるバイアス電圧を印加し、つまり信号電極4を共有する隣り合う半導体セル1の一方にはバイアス電圧HV1を印加し、また他方のセル1にはバイアス電圧HV2を印加するように工夫されている。なお、信号電極4を共有する隣り合うペアのセル1のバイアス電圧の高い方のセル1のチャンネルをAチャンネルと称し、バイアス電圧の低い方のセル1のチャンネルをBチャンネルと称する。

【0020】このようなセルアレイは、絶縁性樹脂25で多層基板21上にマウントされる。多層基板21は、HV1層と、HV2層と、信号層とが積層されており、バイアス電極2はHV1層に、バイアス電極3はHV2層に、信号電極4は信号層にそれぞれ電気的に接続されている。

【0021】図5(a)、(b)に示すように、半導体セル1は、空間分解能を向上するために、その一つ一つが2チャンネルを構成するように、Y方向に関して絶縁分離層29で電気的に2ピースに分離されており、各ピースには、絶縁性連結材23で互いの絶縁状態を維持した状態で連結された2つの信号電極4が一つずつ個別に設けられている(図2、図3(b)参照)。なお、図3(b)において、31は、Y方向に隣り合うセル間の絶縁を維持するための絶縁樹脂である。なお、絶縁分離層29は、半導体結晶にイオン注入処理を施すことにより構成する。

【0022】半導体セル1の他の実施形態としては、例えば図5(c)に示すように、絶縁分離層29の代わりに、半導体結晶を切り込んで溝30を形成して、全体としてコの字状に形成し、この切り込み溝30で信号電極4の絶縁を維持するようにしてもよい。もちろん、この切り込み溝30が形成されている側に信号電極4が設けられ、切り込み溝30が形成されていない側にバイアス電極2又は3が設けられている。この切り込み溝30に

は、絶縁性の樹脂を充填してもよく、またこのまま中空のまままで開けておいてもよい。方形の半導体結晶にエッチング処理により溝 30 を形成して、コの字の形状の半導体結晶を構成することができる。このように切り込み溝 30 を設けた半導体セル 1 を用いることにより、個々に分離された半導体セル 1 でセルアレイを構成した場合よりも、必要なチャンネル数の半導体モジュールに取り付ける半導体セルの数を少なくできるので、モジュールの組立工数を減らして、容易に且つ高精度に作成することができる。なお、図 5 (c) は 1 つの溝 30 を設けて信号電極を 2 つに分けているが、溝の数を複数に増やして信号電極 4 の数をさらに増やすような構成としてもよい。

【0023】このようにバイアス電極 2、3 と共に、信号電極 4 をも隣り合うセル間で共有させているので、隣り合う半導体セル 1 のいずれに (AB チャンネルのいずれに) ガンマ線が入射しても同じ信号電極 4 から信号電流を取り出すことになる。従って、この隣り合う半導体セル 1 のいずれにガンマ線が入射したのかを判別するための工夫が必要とされる。

【0024】まず、上述したように、隣り合うペアの半導体セル 1 の一方にはバイアス電圧 HV_1 を印加され、また他方のセル 1 にはバイアス電圧 HV_2 が印加される。このようにバイアス電圧が違えば、図 6 (a)、

(b) に示すように、チャージアンプのチャージアップにかかる時間が相違してくる。具体的には、チャージアップにかかる最大時間は、 $d^2 / (\mu_h \cdot V)$ で表される。なお、 V は電極間の電位差を、 d は電極間の半導体セル 1 の厚み、 μ_h はホール移動度をそれぞれ表している。このチャージアップ時間の相違で、隣り合う半導体セル 1 のいずれにガンマ線が入射したのかを判別するための構成としては、例えば、図 7 に示すように、チャージアンプ 43 の出力を 2 系統に分配して、その一方を通常の通りに低速の波形整形回路 45 で整形した後ピークホールド回路 (P/H) 46 からエネルギー信号として取り出すと共に、他方を、高速の波形整形回路 47 で整形した後、その出力を比較器 49、51 で 2 種類の比較電圧 $V_{ref}(H)$ 、 $V_{ref}(L)$ と比較して、比較電圧 $V_{ref}(H)$ の比較器 49 の出力を直接的に論理積回路 55 に、またもう一方の比較器 51 の出力を遅延時間 Δt の遅延回路 53 を介して論理積回路 55 にそれぞれ供給する。

【0025】図 8 (a) にバイアス電圧が高い方の A チャンネルにガンマ線が入射したときの波形整形回路 47 の出力波形と比較器 49、51 の出力を示し、図 8

(b) にバイアス電圧が低い方の B チャンネルにガンマ線が入射したときの波形整形回路 47 の出力波形と比較器 49、51 の出力を示している。バイアス電圧が高い方の A チャンネルにガンマ線が入射したときには、チャージアップ時間は比較的短くて、比較器 49、51 の出力が “H (1)” レベルに立ち上がる時間差は比較的短

いので、遅延時間 Δt の遅延により、論理積回路 55 の 2 つの入力端子には時刻 t_1 では両方共に “H” のレベルが供給され、結果として、論理積回路 55 の出力は “H” レベルになる。一方、バイアス電圧が低い方の B チャンネルにガンマ線が入射したときには、チャージアップ時間は比較的長くて、比較器 49、51 の出力が “H (1)” レベルに立ち上がる時間差は比較的長く、遅延時間 Δt の遅延を受けても、論理積回路 55 の 2 つの入力端子の一方には時刻 t_1 では “H” のレベルが供給されるが、他方の入力端子には “L (0)” レベルで供給される。従って、この場合には、論理積回路 55 の出力は “L” レベルになる。

【0026】このように信号電極 4 を共有する隣り合う 2 つのセル 1 のいずれにガンマ線が入射したかは、論理積回路 55 の出力レベルで判別することができ、この出力により AB チャンネルを区別した入射位置を表すアドレスをエンコード 57 から出力することができる。

【0027】以上のように、バイアス電極と信号電極を隣り合うセル間で共有させることで、隣り合うセル間には 1 枚のバイアス又は信号電極を挟めばよく、隣り合うセル間に一方のセルのバイアス電極と他方のセルの信号電極とそれらの絶縁層とを挟む従来よりも、隣り合うセルの間の検出不能の間隔、つまりデッドスペースを画期的に短くすることができ、X 方向の空間分解能 (セル密度) を飛躍的に向上させることができる。しかも、この空間分解能は、1 つのセルを 2 チャンネルに分化しているので、Y 方向に関しては従来の約半分の空間分解能、つまりセル密度を実質的に 2 倍に向上させることができる。

【0028】また、このようにチャンネルによりバイアス電圧が異なる場合、バイアス電圧の差によりチャンネル毎に検出感度特性が経時的に若干変化する可能性がある。このような特性変動を防ぐために、バイアス電極 2 とバイアス電極 3 それぞれに比較的高い電圧又は比較的低い電圧を定常的に印加するのではなく、バイアス電極 2 には数秒や数十秒といったオーダで定期的に比較的高い電圧と比較的低い電圧とを切り替え、また、バイアス電極 3 とは逆に、バイアス電極 3 にも定期的に比較的低い電圧と比較的高い電圧とを切り替えるような構成としてもよい。

【0029】なお、上述の説明では、バイアス電極と共に、信号電極も隣り合う 2 つのセルで共有させていたが、図 9 (a) に正面図を、また図 9 (b) に側面図を示しているように、バイアス電極 61 だけを共有させ、信号電極 63、65 はそれぞれ個別に設けて、各信号電極 63、65 の信号電流を基板 69 から別々の層で別々に取り出すようにしても、両電極を個別に設けている従来よりも空間分解能は向上するものである。この場合には、図 7 に示したような判別のための構成は必要はない。ただし、信号電極 63、65 を絶縁層 66 を挟み込

んで絶縁性の連結材 6 7 で連結して、信号電極 6 3、6 5 の間の絶縁状態を堅持することが必要とされる。

【0030】なお、この場合には、信号電極 6 3、6 5 からのリードの部分、図 9 (a) に示すように、互いに離れる方向に折り曲げ、図 9 (c) に示すように、両側から別々に延ばすようにすることで、互いの電極間距離をかせぐことが可能となる。そしてこの場合は 2 枚の信号電極 6 3、6 5 と 2 枚のバイアス電極 6 1 との計 4 枚の電極の組立効率を向上できるように、半導体実装前に、絶縁性連結材 6 7 でまず機械的精度を確保し固定しておき、実装するのが賢明である。もちろん、この方法では、信号電極を別々に設けているので、隣り合うセル 1 に印加するバイアス電圧は同じでかまわない。

【0031】このように信号電極どうしが隣接する構成としたことにより、信号電極とバイアス電極とが隣接する構成に比べて、信号電極の信号がバイアス電極のバイアス電圧によるノイズの影響を受け難くなり、S/N の高い良好な信号を得ることができる。また、このようにノイズの影響を受け難いため電極間の間隔を狭くすることができる。

【0032】次に上述した 2 次元アレイのより具体的な実装構造について説明する。図 10 に示すように、1 つのモジュール 1 5 は、例えば 160×16 のマトリクスサイズで構成される。このモジュール 1 5 を XY 方向に配列することで、よりマトリクスサイズの大きな 2 次元アレイを形作るのは、上述した通りである。

【0033】図 11 (a) には 1 つのモジュール 1 5 をガンマ線が入射してくる上方から見た図であり、図 11 (b) にはその正面図を示している。また、多層基板 2 1 への実装状態を図 12 では正面から、図 13 では側面から示している。基板 7 1 上に整然と配列されたセル 1 からは、多層基板 2 1 に低温ハンダ 7 3 で表面実装される。この多層基板 2 1 の背面には、チャージアンプアレイ 7 5 が取り付けられている。そして、多層基板 2 1 は、支持柱を兼用しているヒートパイプ 7 7 で支持されている。

【0034】さらに、多層基板 2 1 の下部構造について、図 14 には正面で、図 15 には側面で示している。多層基板 2 1 の出力端子はコネクタ 8 1 を介してマザーボード 1 1 に取り出されている。シートパイプ 7 7 は、マザーボード 1 1 を貫通して、冷却フィン等の冷却機構が設けられ、そして熱容量の大きな例えば銅製の冷却板 8 1 にナット 8 9 で固定されている。

【0035】なお、上述の説明では、バイアス電極 2、3 にバイアス電圧を印加するための HV 1 層や HV 2 層を多層基板 2 1 中に形成していたが、図 14、図 15 に示すように、HV 1 層や HV 2 層の少なくとも一方を、セルアレイのガンマ線の入射してくる前面側に絶縁層 8 5 を介して形成した HV 層 8 7 に移してもよい。

【0036】さらに、図 16 (a)、(b) に側面を示

すように、モジュール内でバイアス電極 2、3 を Y 方向に関して共通電極 9 1、9 3 で接続するようにしてもよい。また、1 つのセル 1 に 2 つの信号電極 4 を設けることにより、1 セルで 2 チャンネルを構成していたが、図 16 (b) に示すように、1 つのセル 1 に 1 つの信号電極 4 を設けて、1 セルで 1 チャンネルを構成するようにしてもよい。本発明は、上述の実施形態に限定されることなく、種々変形して実施可能であるのは言うまでもない。

【0037】

【発明の効果】本発明によると、セル間のデッドスペースを減らし、セル密度を飛躍的に向上し得る放射線半導体検出器を提供することができる。

【図面の簡単な説明】

【図 1】本発明の好ましい実施形態に係る放射線半導体検出器をガンマ線が入射してくる上方から見た図。

【図 2】図 1 の半導体セルアレイの一部分を詳細に示す図。

【図 3】(a) は図 2 の正面図、(b) は図 2 の側面図。

【図 4】(a) はモジュール内のセルと電極の配列に関する模式図、(b) はセルと電極を接着する導電性接着剤でアレイのバラツキを吸収する様子を示す図。

【図 5】(a) は図 2 の 1 つの半導体セルの電極を示す斜視図、(b) は 1 つの電極の平面図、(c) は半導体セルのチャンネル間の絶縁のための溝を示す図。

【図 6】(a) はチャージアップ時間のバイアス電極に対する依存性を示す図、(b) は (a) の依存性による隣接セル間の出力波形の違いを示す図。

【図 7】図 6 (b) の違いを利用して入射セルを判別するための構成図。

【図 8】(a) は比較的高いバイアス電圧側のセルにガンマ線が入射したときの図 7 の 2 つの比較器の出力波形を示し、(b) は比較的低いバイアス電圧側のセルにガンマ線が入射したときの図 7 の 2 つの比較器の出力波形を示す図。

【図 9】(a) は変形例としての半導体検出器のセルアレイの正面図、(b) は (a) に対応する側面図、(c) は、(a)、(b) の信号電極の斜視図。

【図 10】実装されたセルアレイモジュールの 2 次元アレイを示す平面図。

【図 11】(a) は図 10 の 1 つのモジュールの平面図、(b) は正面図。

【図 12】図 10 のモジュールの実装構造を示す正面図。

【図 13】図 10 の 1 つのモジュールの側面図。

【図 14】本実施形態のセルアレイの下部構造を示す正面図。

【図 15】本実施形態のセルアレイの下部構造を示す側面図。

【図 1 6】 (a) はバイアス電極をモジュール内のセルアレイで共通電極とした変形例の側面図、(b) はバイアス電極をモジュール内のセルアレイで共通電極とし、しかも 1 つのセルを 2 チャンネルに分化しない変形例の側面図。

【符号の説明】

1 … 半導体セル、
2 … バイアス電極、

3 … バイアス電極、

4 … 信号電極、

5 … 絶縁層、

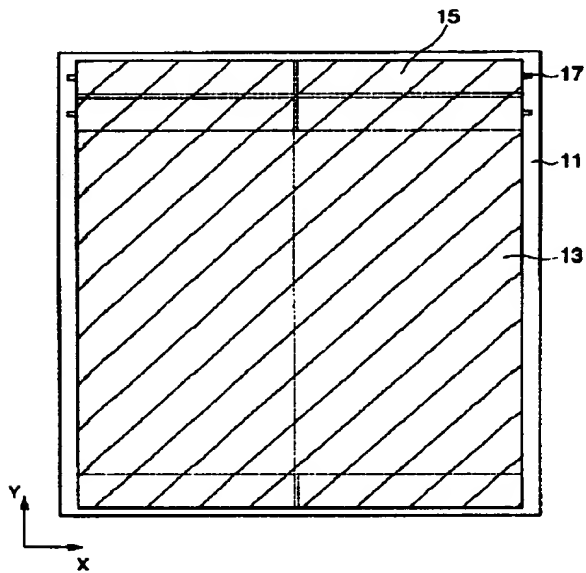
1 1 … マザーボード、

1 3 … 有効視野、

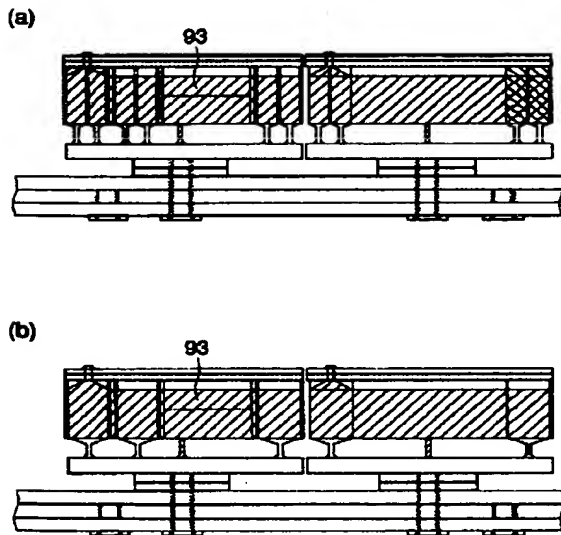
1 5 … 半導体モジュール、

1 7 … 接続端子。

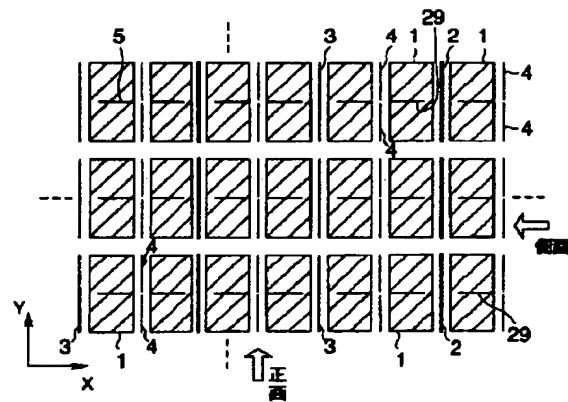
【図 1】



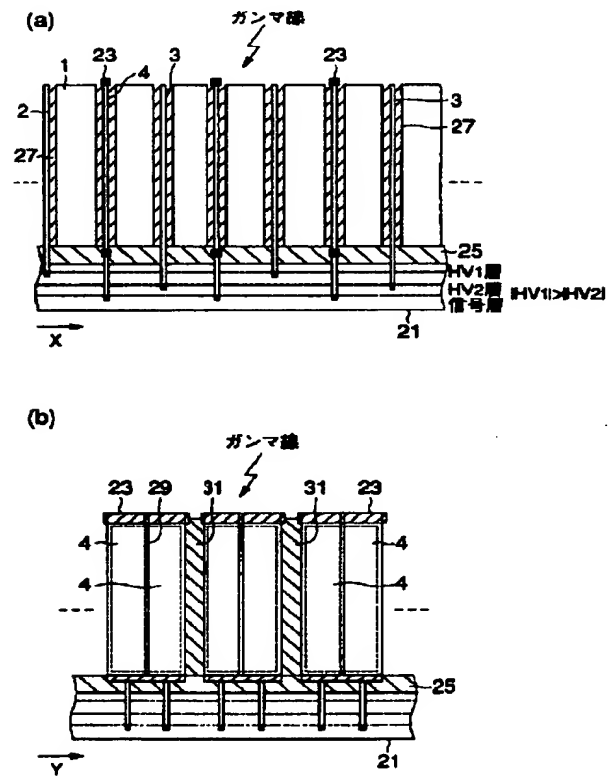
【図 1 6】



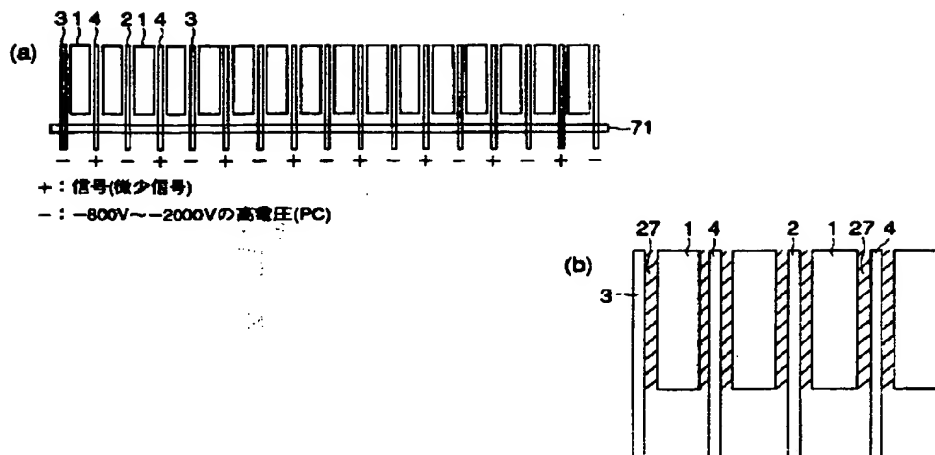
【図 2】



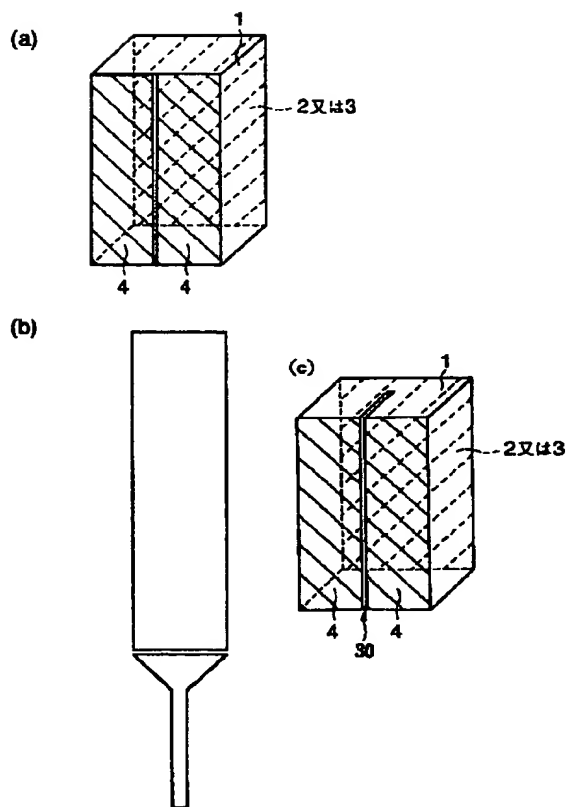
【図 3】



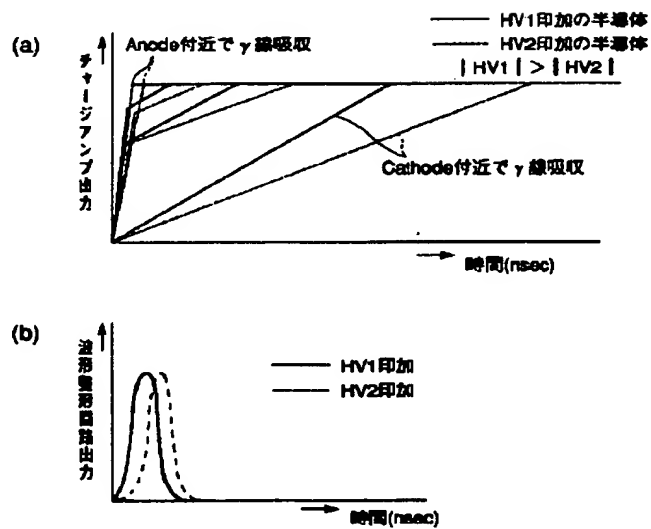
【図 4】



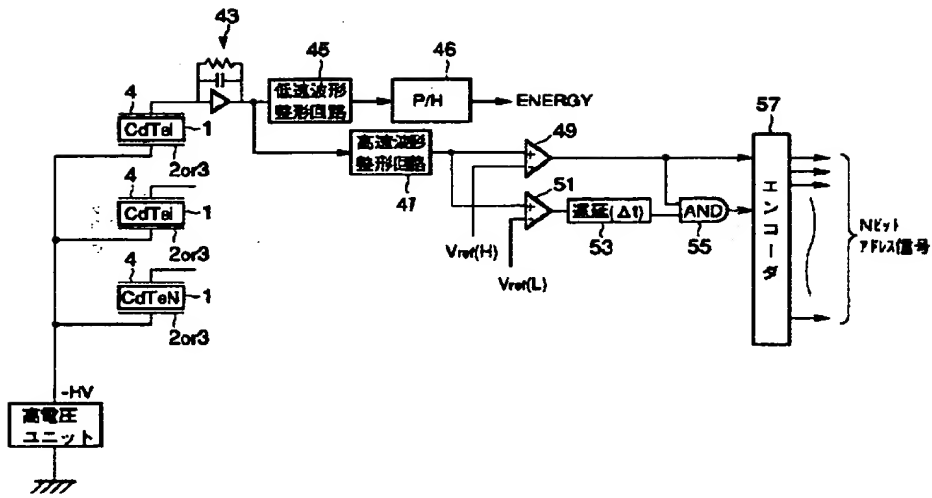
【図 5】



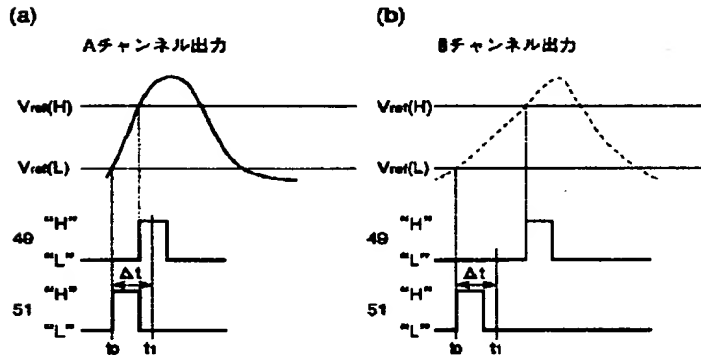
【図 6】



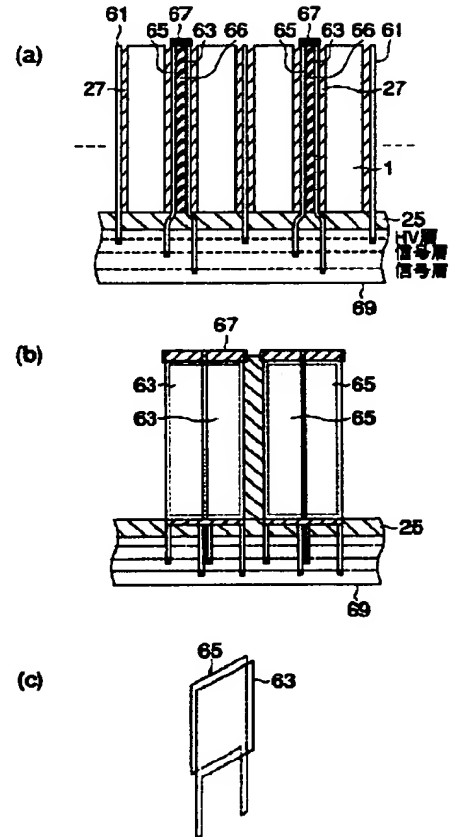
【図 7】



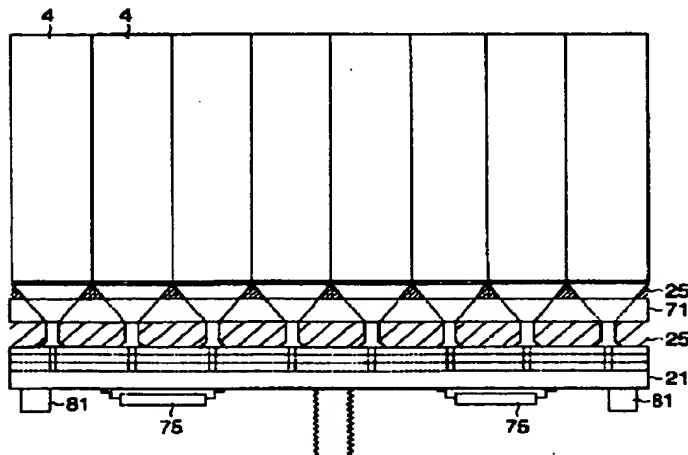
【図 8】



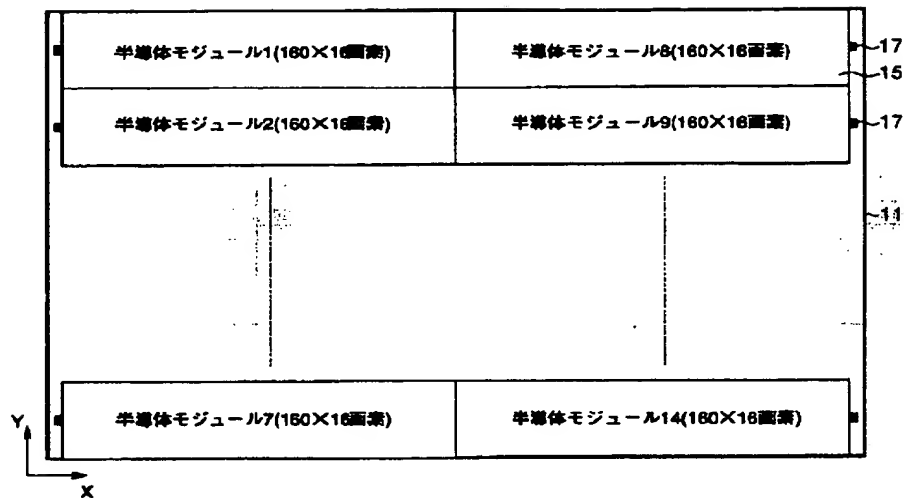
【図 9】



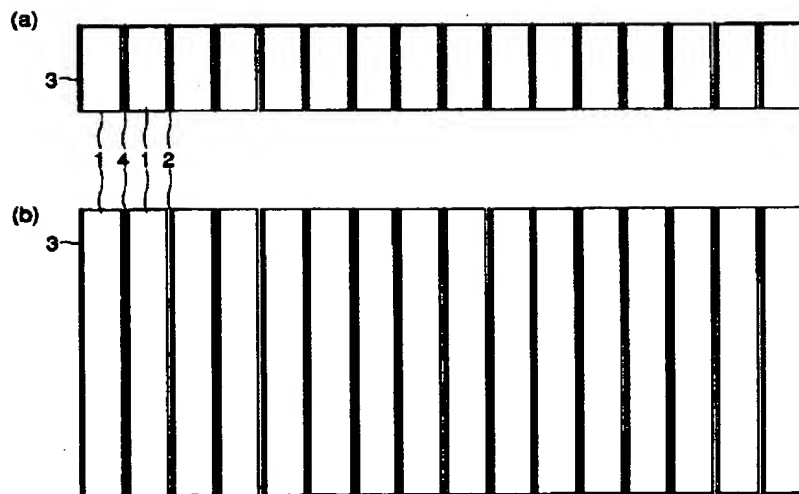
【図 13】



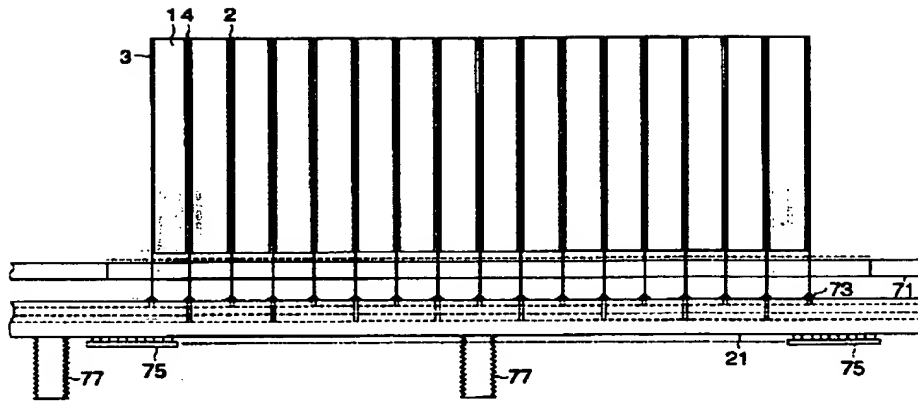
【図 1 0】



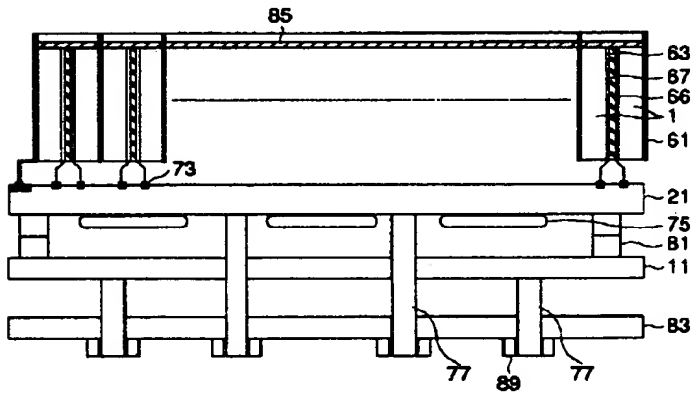
【図 1 1】



【図 1 2】



【図 1 4】



【図 1 5】

